



# BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 29 OCT. 2003

Pour le Directeur général de l'Institut  
national de la propriété industrielle  
Le Chef du Département des brevets

Martine PLANCHE

INSTITUT  
NATIONAL DE  
LA PROPRIÉTÉ  
INDUSTRIELLE

SIEGE  
26 bis, rue de Saint Petersburg  
75800 PARIS cedex 08  
Téléphone : 33 (0)1 53 04 53 04  
Télécopie : 33 (0)1 53 04 45 23  
[www.inpi.fr](http://www.inpi.fr)



Réservé à  
L'INPI

Cet imprimé est à remplir lisiblement à l'encre noire

<b>REMISE DES PIÈCES</b> DATE <b>31 OCT 2002</b> LIEU <b>38 INPI GRENOBLE</b> N° D'ENREGISTREMENT <b>0213690</b> NATIONAL ATTRIBUÉ PAR L'INPI DATE DE DÉPÔT ATTRIBUÉE <b>31 OCT. 2002</b> PAR L'INPI		<b>1</b> NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE  <b>Cabinet Michel de Beaumont</b> <b>1 rue Champollion</b> <b>38000 GRENOBLE</b>	
<b>Vos références pour ce dossier</b> (facultatif) B5758			
Confirmation d'un dépôt par télécopie <input type="checkbox"/>		N° attribué par l'INPI à la télécopie	
<b>2 NATURE DE LA DEMANDE</b>		<b>Cochez l'une des 4 cases suivantes</b>	
Demande de Brevet		<input checked="" type="checkbox"/>	
Demande de certificat d'utilité		<input type="checkbox"/>	
Demande divisionnaire		<input type="checkbox"/>	
<i>Demande de brevet initiale</i> <i>ou demande de certificat d'utilité initiale</i>		N° _____ Date / / N° _____ Date / /	
Transformation d'une demande de brevet européen		<input type="checkbox"/>	
<i>Demande de brevet initiale</i>		N° _____ Date / /	
<b>3 TITRE DE L'INVENTION (200 caractères ou espaces maximum)</b>  ÉLÉMENT RÉSISTIF EN SILICIUM POLYCRISTALLIN COMMANDABLE EN DIMINUTION IRRÉVERSIBLE DE SA VALEUR			
<b>4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE</b>		Pays ou organisation _____ N° _____ Date _____ Pays ou organisation _____ N° _____ Date / / _____ Pays ou organisation _____ N° _____ Date / / _____ <input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé "Suite"	
<b>5 DEMANDEUR</b>		<input type="checkbox"/> S'il y a d'autres demandeurs, cochez la case et utilisez l'imprimé "Suite"	
Nom ou dénomination sociale		STMicroelectronics SA	
Prénoms			
Forme juridique		Société anonyme	
N° SIREN			
Code APE-NAF			
ADRESSE	Rue	29, Boulevard Romain Rolland	
	Code postal et ville	92120	MONTRouGE
Pays		FRANCE	
Nationalité		Française	
N° de téléphone (facultatif)			
N° de télécopie (facultatif)			
Adresse électronique (facultatif)			

Réservé à  
L'INPI

REMISE DES PIÈCES

**31 OCT 2002**

DATE **38 INPI GRENOBLE**

LIEU **0213690**

N° D'ENREGISTREMENT

NATIONAL ATTRIBUÉ PAR L'INPI

**Vos références pour ce dossier :**

(facultatif) B5758

**6 MANDATAIRE**

Nom

Prénom

Cabinet ou Société

Cabinet Michel de Beaumont

N° de pouvoir permanent et/ou  
de lien contractuel

ADRESSE

Rue

1 Rue Champollion

Code postal et ville

38000

GRENOBLE

N° de téléphone (facultatif)

04.76.51.84.51

N° de télécopie (facultatif)

04.76.44.62.54

Adresse électronique (facultatif)

cab.beaumont@wanadoo.fr

**7 INVENTEUR (S)**

Les inventeurs sont les demandeurs

☐ Oui

☒ Non

Dans ce cas fournir une désignation d'inventeur (s) séparée

**8 RAPPORT DE RECHERCHE**

Uniquement pour une demande de brevet (y compris division et transformation)

Établissement immédiat

☒

ou établissement différé

☐

Paiement échelonné de la redevance

Paiement en trois versements, uniquement pour les personnes physiques

☐ Oui

☒ Non

**9 RÉDUCTION DU TAUX DES  
REDEVANCES**

Uniquement pour les personnes physiques

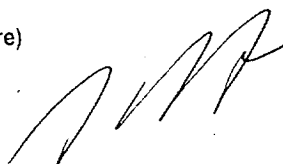
☐ Requête pour la première fois pour cette invention (joindre un avis de non-imposition)

☐ Requête antérieurement à ce dépôt (joindre une copie de la décision d'admission pour cette invention ou indiquer sa référence) :

Si vous avez utilisé l'imprimé "Suite", indiquez  
le nombre de pages jointes

**10 SIGNATURE DU DEMANDEUR  
OU DU MANDATAIRE**  
(Nom et qualité du signataire)

Michel de Beaumont  
Mandataire n° 92-1016



VISA DE LA PREFECTURE  
OU DE L'INPI

**D.R.G.R.**

**ELÉMENT RÉSISTIF EN SILICIUM POLYCRISTALLIN COMMANDABLE EN  
DIMINUTION IRRÉVERSIBLE DE SA VALEUR**

La présente invention concerne les résistances intégrées. Elle concerne, plus particulièrement, les résistances réalisées en silicium polycristallin dans un circuit intégré.

La figure 1 représente, par une vue partielle très schématique en perspective, un exemple de résistance en silicium polycristallin du type auquel s'applique la présente invention.

Une telle résistance 1 est constituée d'une piste (dite aussi barreau) en silicium polycristallin obtenue par gravure d'une couche déposée sur un substrat 2 isolant. Le substrat 2 est indifféremment directement constitué du substrat du circuit intégré ou est constitué d'une couche isolante formant un substrat isolant ou équivalent pour la résistance 1. La résistance 1 est connectée, par ses deux extrémités, à des pistes conductrices (par exemple, métalliques) 3 et 4 destinées à raccorder le barreau résistif aux autres éléments du circuit intégré en fonction de l'application. La représentation schématique de la figure 1 ne fait pas référence aux différentes couches isolantes et conductrices constituant généralement le circuit intégré. Pour simplifier, on s'est contenté de représenter le barreau résistif 1 posé sur le substrat isolant 2 et en contact, par les extrémités de sa face supérieure, avec les

deux pistes métalliques 3 et 4. En pratique, les liaisons de l'élément résistif 1 aux autres composants du circuit intégré sont obtenues par des pistes plus larges en silicium polycristallin partant des extrémités du barreau 1 dans l'alignement de celui-ci. En d'autres termes, l'élément résistif 1 est  
5 généralement formé en rendant un tronçon d'une piste en silicium polycristallin plus étroit que le reste de la piste.

La résistance R de l'élément 1 est donnée par la formule suivante :

10 
$$R = \rho(L/s),$$

où  $\rho$  désigne la résistivité du matériau (silicium polycristallin le cas échéant dopé) constituant la piste dans laquelle est gravé l'élément 1, où L désigne la longueur de l'élément 1, et où s désigne sa section, c'est-à-dire sa largeur  
15 l par son épaisseur e. La résistivité  $\rho$  de l'élément 1 dépend, entre autres, du dopage éventuel du silicium polycristallin le constituant. Dans certains cas, on recouvre l'élément de silicium polycristallin par une couche de métal, l'élément résistif combinant alors le silicium polycristallin et le métal sur-  
20 jacent.

Le plus souvent, lors de la réalisation d'un circuit intégré, on prévoit les résistances en faisant référence à une notion dite de résistance par carreau  $R_{\square}$  (square resistance). Cette résistance par carreau se définit comme étant la résis-  
25 tivité du matériau divisée par l'épaisseur avec laquelle il est déposé. En reprenant la relation ci-dessus donnant la résistance d'un élément 1, la résistance est donc donnée par la relation :

$$R = R_{\square} * L/l.$$

Le quotient  $L/l$  correspond à ce que l'on appelle le  
30 nombre de carreaux (square number) constituant l'élément résistif 1. Cela représente, vu de dessus, le nombre de carreaux de dimension donnée fonction de la technologie, mis côte à côte pour former l'élément 1.

La valeur de la résistance en silicium polycristallin  
35 est donc définie, à la fabrication, d'après les paramètres ci-

dessus. Généralement, l'épaisseur  $e$  du silicium polycristallin est fixée par d'autres paramètres de fabrication du circuit intégré. Par exemple, cette épaisseur est fixée par l'épaisseur souhaitée pour les grilles des transistors MOS du circuit intégré.

Dans les technologies récentes, le recours à des résistances en silicium polycristallin est limité aux résistances devant être traversées, en fonctionnement, par des courants inférieurs à  $100\ \mu\text{A}$ . Pour des courants supérieurs, on utilise généralement une résistance de diffusion. Le silicium polycristallin est toutefois préféré à une diffusion de dopants, car on évite l'apparition de capacités parasites avec le substrat.

Pour diminuer irréversiblement la valeur d'une résistance en silicium polycristallin, on impose temporairement un courant dit de contrainte pour lequel la résistance passe par une valeur maximale, ce courant étant au-delà de la plage de courants de fonctionnement normal de cette résistance. En d'autres termes, on diminue la résistivité du silicium polycristallin dans la plage de courants de fonctionnement, de façon stable et irréversible, en imposant dans l'élément résistif correspondant la circulation d'un courant au-delà de la plage de courants de fonctionnement.

Le courant servant à diminuer la valeur de la résistance est, à la différence d'un élément fusible, non destructif pour l'élément en silicium polycristallin.

La figure 2 illustre, par un réseau de courbes donnant la résistance d'un élément en silicium polycristallin du type de celui représenté en figure 1 en fonction du courant le traversant, la façon de diminuer la résistance de cet élément.

On suppose que le silicium polycristallin ayant servi à la fabrication de l'élément résistif 1 présente une résistivité nominale conférant à l'élément 1, pour les dimensions  $l$ ,  $L$  et  $e$  données, une valeur de résistance  $R_{\text{nom}}$ . Cette valeur nominale (d'origine) de la résistance correspond à la

valeur prise de façon stable par l'élément résistif 1 dans la plage de courants de fonctionnement du système, c'est-à-dire généralement pour des courants inférieurs à  $100\ \mu\text{A}$ .

Pour diminuer la valeur de la résistance et passer, par exemple, de façon irréversible et stable à une valeur  $R_1$  inférieure à  $R_{\text{nom}}$ , on applique aux bornes de l'élément résistif 1 un courant (par exemple  $I_1$ ), dit de contrainte, supérieur à un courant  $I_m$  pour lequel la valeur de la résistance  $R$  de l'élément 1 est maximale sans toutefois être infinie. Comme l'illustre la figure 2, une fois que ce courant  $I_1$  a été appliqué à l'élément résistif 1, on obtient, dans la plage A1 de courants de fonctionnement du circuit intégré, une résistance stable de valeur  $R_1$ . En fait, l'allure  $S_{\text{nom}}$  de la résistance en fonction du courant est stable pour des courants relativement faibles (inférieurs à  $100\ \mu\text{A}$ ). Cette allure se met à croître pour des courants sensiblement supérieurs de l'ordre de quelques milliampères, voire plus (plage A2). C'est dans cette plage de courants que l'allure  $S_{\text{nom}}$  passe par un maximum pour la valeur  $I_m$ . La résistance décroît ensuite progressivement. En figure 2, on a illustré une troisième plage A3 de courants correspondant à la plage généralement utilisée pour réaliser des fusibles. Il s'agit de courants de l'ordre du dixième d'ampère où la résistance se met à croître brusquement jusqu'à devenir infinie. Par conséquent, on peut considérer que l'invention utilise la plage intermédiaire A2 de courants entre la plage de fonctionnement A1 et la plage destructrice A3, pour diminuer de façon irréversible la valeur de la résistance ou plus précisément de la résistivité de l'élément en silicium polycristallin.

En effet, une fois passé le maximum de l'allure  $S_{\text{nom}}$  de la résistivité en fonction du courant, la valeur prise par la résistance dans la plage de courants de fonctionnement se trouve inférieure à la valeur  $R_{\text{nom}}$ . La nouvelle valeur, par exemple  $R_1$ , dépend de la valeur la plus élevée du courant (ici,  $I_1$ ) qui a été appliqué pendant la phase de diminution irréversible. On notera en effet que la diminution irréversible opérée par



l'invention s'effectue dans une phase spécifique, hors du fonctionnement normal (plage A1) du circuit intégré, c'est-à-dire hors du fonctionnement normal de la résistance.

Une fois que la valeur de la résistance en silicium polycristallin a été abaissée vers une valeur inférieure (par exemple R1 en figure 2), on peut encore procéder à une diminution irréversible de cette valeur. Il suffit pour cela de dépasser le courant maximum I1 de la nouvelle allure S1 de la résistance en fonction du courant. Par exemple, on peut accroître la valeur du courant jusqu'à atteindre une valeur I2. Quand le courant est alors de nouveau diminué, on obtient une valeur R2 pour la résistance dans sa plage de fonctionnement normal. La valeur R2 est inférieure à la valeur R1 et, bien sûr, à la valeur  $R_{nom}$ .

On voit que toutes les allures de la résistance en fonction du courant se rejoignent sur la pente de décroissance de la valeur de la résistance, après être passées par le maximum de l'allure. Ainsi, pour un élément résistif donné ( $\rho$ , L,  $s$ ), les courants I1, I2, etc. qui doivent être atteints, pour passer à une valeur de résistance inférieure, sont indépendants de la valeur de la résistance ( $R_{nom}$ , R1, R2) à partir de laquelle on provoque la diminution.

Ce qui a été exprimé ci-dessus comme valeur de résistance correspond en fait à une diminution de la résistivité du silicium polycristallin constituant l'élément résistif. Les inventeurs considèrent que l'on assiste à une modification stable de la structure cristalline du silicium polycristallin et que l'on assiste, en quelque sorte, à un fluage du matériau, la structure cristalline finale obtenue dépendant du courant maximum atteint. En fait, le courant de contrainte provoque une élévation de température de l'élément en silicium, ce qui entraîne son fluage.

Bien sûr, on veillera à ne pas dépasser la plage de courants de paramétrage A2 (de l'ordre de quelques milliampères) afin de ne pas risquer de détruire la résistance en silicium

polycristallin. Cette précaution ne posera en pratique pas de problème dans la mesure où l'utilisation du silicium polycristallin pour constituer un fusible requiert des courants nettement plus élevés (de l'ordre du dixième d'ampère) qui ne sont pas disponibles une fois le circuit fabriqué.

La réalisation pratique d'une résistance en silicium polycristallin ne diffère pas de la réalisation d'une résistance classique. Partant d'un substrat isolant, on dépose une couche de silicium polycristallin que l'on grave en fonction des dimensions souhaitées pour la résistance. Comme l'épaisseur de silicium polycristallin déposée est généralement fixée par la technologie, les deux dimensions que l'on peut régler sont la largeur et la longueur. Généralement, on redépose un isolant sur le barreau de silicium polycristallin ainsi obtenu. Dans le cas d'une interconnexion en ligne, on aura modifié la largeur  $l$  par rapport aux pistes d'accès plus larges pour être fortement conductrices. Dans le cas d'un accès aux extrémités du barreau par le dessus comme cela est illustré en figure 1, on réalisera des vias dans l'isolant sur-jacent (non représenté) du barreau de silicium polycristallin pour connecter des pistes métalliques 3 et 4 de contact.

En pratique, pour disposer de la capacité de réglage de résistance la plus importante avec un courant de contrainte minimum, on cherchera à utiliser une épaisseur minimale et une largeur minimale pour les éléments résistifs. Dans ce cas, seule la longueur  $L$  conditionne la valeur nominale de la résistance une fois la structure du silicium polycristallin fixée. Le dopage éventuel du silicium polycristallin, quel que soit son type, n'entrave pas la mise en oeuvre de l'invention. La seule différence liée au dopage est la résistivité nominale avant contrainte et les résistivités obtenues pour des courants de contraintes donnés. En d'autres termes, pour un élément de dimensions données, cela conditionne le point de départ de la valeur de la résistance, et par voie de conséquence, les valeurs de résistance obtenues pour des courants de contrainte donnés.

Pour passer de la valeur nominale à une valeur de résistance ou résistivité inférieure, ou pour passer d'une valeur donnée (inférieure à la valeur nominale) à une valeur encore inférieure, on peut selon l'invention utiliser plusieurs méthodes.

Par exemple, on fait croître progressivement (pas à pas) le courant dans la résistance. Après chaque application d'un courant supérieur, on revient dans la plage de courants de fonctionnement et on mesure la valeur de la résistance. Tant que le point  $I_m$  de courant n'est pas atteint, cette valeur de résistance restera à la valeur  $R_{nom}$ . Dès que le point  $I_m$  en courant est dépassé, on change de courbe (allure S) et la valeur mesurée lorsque l'on repasse sur les courants de fonctionnement devient une valeur inférieure à la valeur  $R_{nom}$ . Si cette nouvelle valeur convient, on en reste là. Dans le cas contraire, on réapplique des courants supérieurs pour dépasser la nouvelle valeur maximale de l'allure courante. Dans ce cas, il n'est pas nécessaire de repartir des courants minimaux comme lorsque l'on démarre de la résistance nominale. En effet, la valeur du courant pour laquelle la résistance va de nouveau diminuer est forcément supérieure à la valeur du courant de contrainte  $I_l$  appliqué pour passer sur l'allure courante. La détermination du pas à appliquer est à la portée de l'homme du métier et n'est pas critique en ce qu'elle conditionne essentiellement le nombre de diminutions possibles. Plus le pas est élevé, plus les sauts entre les valeurs seront importants.

Selon un autre exemple, on prédétermine, par exemple par mesures, les différents courants à appliquer pour passer des différentes valeurs de résistance à des valeurs inférieures. Cette prédétermination tient compte bien entendu de la nature du silicium polycristallin utilisé ainsi que préférentiellement de la résistance par carreau c'est-à-dire de la résistivité du matériau et de l'épaisseur dans laquelle il est déposé. En effet, comme les allures illustrées par la figure 2 peuvent également être lues comme allure de la résistance par carreau,

on est en mesure de transposer les valeurs calculées aux différentes résistances d'un circuit intégré définies par les largeurs et longueurs des tronçons résistifs. Selon ce deuxième mode de mise en oeuvre, on est alors en mesure de prédéterminer la valeur du courant de contrainte à appliquer à l'élément résistif pour diminuer, de façon irréversible et stable, sa valeur.

Le changement de courbes, c'est-à-dire la diminution de la valeur de résistance en fonctionnement normal est quasi immédiate dès que le courant de contrainte correspondant est appliqué. Par quasi-immédiat, on entend une durée de quelques dizaines voir centaines de microsecondes qui suffisent pour appliquer la contrainte correspondante au barreau de silicium polycristallin et diminuer la valeur de sa résistance. Cette valeur empirique dépend de la taille (physique) du barreau. On pourra choisir une durée de quelques millisecondes par sécurité. De plus, on peut considérer que, une fois la durée minimale atteinte, toute durée supplémentaire d'application du courant de contrainte ne modifie pas, au moins au premier ordre, la résistance atteinte. En outre, même si dans une application particulière on considère ne pas pouvoir négliger l'influence de la durée d'application de la contrainte, les deux méthodes sont parfaitement compatibles avec la prise en compte de la durée d'application de la contrainte.

La présente invention vise à proposer un élément résistif intégré en silicium polycristallin programmable en diminution de la valeur de la résistance, par rapport à sa valeur d'origine (nominale issue de fabrication).

L'invention vise plus particulièrement à proposer une solution qui ne requiert pas d'appliquer aux bornes de l'élément résistif, pour appliquer un courant de contrainte, une tension supérieure à la tension de fonctionnement de cet élément.

Pour atteindre ces objets et d'autres, la présente invention prévoit un élément résistif commandable en diminution et irréversible de sa valeur, comportant :

plusieurs résistances en silicium polycristallin associées en série entre deux bornes d'entrée/sortie de l'élément résistif ; et

5 un ensemble de commutateurs, connectés pour transformer l'association en série en une association en parallèle desdites résistances entre deux bornes de programmation destinées à recevoir une tension d'alimentation.

Selon un mode de réalisation de la présente invention, ledit ensemble de commutateurs comprend un commutateur de plus  
10 que l'élément résistif comporte de résistances, un des commutateurs reliant une desdites bornes d'entrée-sortie à une desdites bornes de programmation.

Selon un mode de réalisation de la présente invention, lesdits commutateurs sont constitués de transistors MOS avec un  
15 nombre de transistors à canal N supérieur d'un par rapport au nombre de transistors à canal P.

Selon un mode de réalisation de la présente invention, ledit ensemble de commutateurs comprend autant de commutateurs que l'élément résistif comporte de résistances, une desdites  
20 bornes d'entrée-sortie étant confondue avec une desdites bornes de programmation.

Selon un mode de réalisation de la présente invention, lesdits commutateurs sont constitués de transistors MOS répartis pour moitié entre des transistors à canal P et des transistors à  
25 canal N.

Selon un mode de réalisation de la présente invention, chaque point d'interconnexion entre deux résistances est relié à une première borne d'un commutateur de l'ensemble dont la deuxième borne est connectée à une desdites bornes de programmation.  
30

Selon un mode de réalisation de la présente invention, chacune des résistances a une valeur nominale identique.

Selon un mode de réalisation de la présente invention, ladite programmation s'effectue en imposant dans chacune des

résistances, un courant de contrainte supérieur à un courant pour lequel la valeur de cette résistance présente un maximum.

Selon un mode de réalisation de la présente invention, ledit courant de contrainte est situé au-delà d'une plage de courants de fonctionnement de l'élément résistif lorsque les résistances sont en série.

Ces objets, caractéristiques et avantages, ainsi que d'autres de la présente invention seront exposés en détail dans la description suivante de modes de mise en oeuvre et de réalisation particuliers faite à titre non limitatif en relation avec les figures jointes parmi lesquelles :

la figure 1 décrite précédemment représente, de façon partielle et très schématique, un exemple d'élément résistif en silicium polycristallin du type auquel s'applique la présente invention ;

la figure 2 décrite précédemment illustre, par un réseau de courbes représentant la valeur de la résistance en fonction du courant dans un élément de silicium polycristallin, la mise en oeuvre du procédé de diminution irréversible de valeur d'une résistance selon l'invention ;

la figure 3 représente un premier mode de réalisation d'un élément résistif commandable en diminution irréversible de sa valeur selon la présente invention ;

les figures 4A et 4B illustrent le fonctionnement de l'élément résistif de la figure 3 ; et

la figure 5 représente un exemple d'application d'un élément résistif selon l'invention à la réalisation d'une cellule mémoire.

Les mêmes éléments ont été désignés par les mêmes références aux différentes figures. Pour des raisons de clarté, seules les étapes du procédé et les éléments du dispositif qui sont nécessaires à la compréhension de l'invention ont été représentés aux figures et seront décrits par la suite. En particulier, la réalisation pratique de tronçons résistifs en silicium polycristallin par dépôt et gravure n'a pas été

détaillée, l'invention pouvant être mise en oeuvre par des techniques de fabrication classique.

La figure 3 représente un mode de réalisation d'un élément résistif selon la présente invention.

5 Cet élément 10 est constitué d'une association en série de, par exemple, quatre résistances Rp1 à Rp4 constituée chacune d'un tronçon de silicium polycristallin tel qu'illustré par la figure 1. Les résistances Rp1 à Rp4 sont associées en série entre deux bornes 11 et 12 d'entrée/sortie de l'élément  
10 résistif 10. La valeur de l'élément résistif correspond donc à la somme des valeurs individuelles des résistances Rp1 et Rp4.

Pour assurer la programmation de l'élément résistif 10, on prévoit de transformer l'association en série des résistances Rp1 à Rp4 entre les bornes 11 et 12 en une  
15 association parallèle de ces résistances entre des bornes 13 et 14 entre lesquelles sera appliquée une tension d'alimentation. Le fait de placer ces résistances en parallèle permet qu'en appliquant une tension d'alimentation identique à la tension appliquée pour le fonctionnement normal, le courant dans chacune  
20 des résistances soit nettement plus élevé. Dans l'exemple de quatre résistances de valeurs nominales identiques, ce courant est multiplié par quatre pour une même tension d'alimentation que celle qui serait appliquée entre les bornes 11 et 12 dans l'association en série.

25 Ce fonctionnement est illustré par les figures 4A et 4B qui représentent respectivement l'élément résistif de l'invention lors d'un fonctionnement normal et lors d'une programmation de sa valeur. En figure 4A, les résistances Rp1 à Rp4 sont en série entre les bornes 11 et 12 alors qu'en figure  
30 4B ces mêmes résistances sont en parallèle entre les bornes 13 et 14.

Une des bornes (par exemple, 12) de l'association en série pourra être confondue avec une des bornes (par exemple 14) de l'association en parallèle, notamment si la résistance 10 est  
35 connectée directement à une borne d'alimentation dans son

environnement applicatif (en série). Toutefois, l'invention sera décrite en prenant pour exemple un cas plus général (et en pratique plus fréquent) où les bornes de l'association en série sont distinctes des bornes de l'association en parallèle.

5 Dans l'exemple de la figure 3, le changement de configuration série-parallèle est obtenu au moyen de cinq interrupteurs (par exemple, des transistors MOS). Un premier transistor MOS MN1 relie la borne 11 à la borne 14. Un premier transistor MP2 à canal P relie le point milieu 15 entre les  
10 résistances Rp1 et Rp2 à la borne 13. Un troisième transistor MN3 à canal N relie le point milieu 16 entre les résistances Rp2 et Rp3 à la borne 14. Un quatrième transistor MP4 à canal P relie le point milieu 17 entre les résistances Rp3 et Rp4 à la borne 13. Enfin, un cinquième transistor MN5 à canal N relie les  
15 bornes 12 et 14.

Les grilles respectives des transistors MN1, MN3 et MN5 reçoivent un signal actif à l'état haut WR pour mettre les points 11, 16 et 12 au potentiel de la borne 14. Les transistors MP2 et MP4 sont commandés par un signal inverse NWR actif à  
20 l'état bas pour placer les points 15 et 17 au potentiel de la borne 13. Ces connexions s'effectuent bien entendu en négligeant les chutes de tension dans les interrupteurs à l'état passant.

Un avantage de la présente invention est qu'elle ne nécessite pas de tension de programmation supérieure aux  
25 tensions disponibles pour le circuit en fonctionnement, pour programmer l'élément résistif en diminution irréversible de sa valeur. Il n'est notamment pas nécessaire de dimensionner des interrupteurs de programmation pour qu'ils tiennent des tensions supérieures aux tensions normales de fonctionnement.

30 Bien entendu, d'autres schémas de connexion pourront être prévus. Par exemple, on pourra utiliser trois transistors à canal P et deux transistors à canal N. Toutefois, minimiser le nombre de transistors à canal N est préférable pour des raisons d'encombrement. Par ailleurs, les bornes d'extrémités reliées  
35 l'une à l'autre par un transistor pourront être les bornes 11 et



13 au lieu des bornes 12 et 14, les points 15 et 17 étant alors connectables à la borne 14 et les points 16 et 12 étant connectables à la borne 13.

La figure 5 représente, de façon très schématique un  
5 élément résistif 10 tel que représenté en figure 3 dans un environnement applicatif. On suppose une tension d'alimentation appliquée entre des bornes 21 et 22 à des potentiels  $V+$  et  $V-$ . En fonctionnement normal, l'élément résistif 10 se trouve connecté, par exemple en série, entre deux charges 23 (APPL1) et  
10 24 (APPLI2) représentant une application quelconque, entre les bornes 21 et 22. Optionnellement, une seule charge 23 ou 24 est en fait connectée, par exemple, si la résistance 10 est connectée directement à une des bornes d'alimentation 21 et 22. Un circuit 25 de commande (CTRL) est alimenté par la tension  
15  $(V+ - V-)$ . Ce circuit 25 génère les signaux WR et NWR à destination de l'élément résistif 10 pour le placer, sur demande, dans une configuration de programmation.

En variante, l'élément résistif peut bien entendu être connecté dans un montage parallèle, l'adaptation étant à la  
20 portée de l'homme du métier à partir des indications fonctionnelles données en relation avec la figure 5.

Un exemple d'application de la présente invention concerne la réalisation d'une cellule mémoire à programmation unique par diminution irréversible de la valeur de la résistance. Une telle cellule mémoire comprend alors un élément  
25 résistif 10 selon l'invention connecté de façon appropriée pour être lu par, soit un amplificateur associé à une référence de tension, soit une structure différentielle. L'élément résistif 10 de l'invention se connecte alors comme un élément résistif  
30 utilisé comme fusible.

De préférence, le silicium polycristallin constitutif des éléments résistifs de l'invention n'est pas soumis à un dépôt métallique classiquement utilisé pour diminuer la résistance des grilles des transistors MOS.

Bien entendu, la présente invention est susceptible de diverses variantes et modifications qui apparaîtront à l'homme de l'art. En particulier, les dimensionnements des résistances en silicium polycristallin en vue d'obtenir une valeur nominale  
5 dépendent de l'application et sont à la portée de l'homme du métier à partir des indications fonctionnelles données ci-dessus.

De plus, d'autres applications et circuits de commande que ceux exposés ci-dessus à titre d'exemple pourront être envisagés. En particulier, la commande en diminution de la  
10 valeur de la résistance effectuée selon l'invention peut être volontaire ou automatique selon les applications.

En outre, le nombre de résistances commandables utilisables dans un circuit intégré n'est pas limité. Elles peuvent même, le cas échéant, partager un même circuit de commande. Le nombre de  
15 commutateurs est au moins égal au nombre de résistances et correspond, de préférence au nombre de résistances plus un.

Bien que le circuit de commande soit préférentiellement intégré avec la résistance, ce qui facilite notamment la mise en oeuvre du procédé au cours de la vie de la résistance, il n'est pas  
20 exclu d'utiliser un circuit séparé pour forcer le courant de contrainte dans la résistance. A cet égard, les valeurs des contraintes en tension ou en courant pour la mise en oeuvre de l'invention sont à la portée de l'homme du métier à partir des indications fonctionnelles données ci-dessus.

25 Enfin, le nombre pair ou impair de résistances programmables associées en série pour constituer un élément selon l'invention peut être quelconque. Plus ce nombre est élevé, plus le courant de contrainte appliqué dans une phase de programmation sera important pour une même tension d'alimen-  
30 tation.

REVENDICATIONS

1. Elément résistif commandable en diminution et irréversible de sa valeur, caractérisé en ce qu'il comporte :

plusieurs résistances (Rp1, Rp2, Rp3, Rp4) en silicium polycristallin associées en série entre deux bornes (11, 12) d'entrée/sortie de l'élément résistif ; et

un ensemble de commutateurs (MN1, MN3, MN5, MP1, MP2), connectés pour transformer l'association en série en une association en parallèle desdites résistances entre deux bornes de programmation (13, 14) destinées à recevoir une tension d'alimentation.

2. Elément résistif selon la revendication 1, caractérisé en ce que ledit ensemble de commutateurs (MN1, MN3, MN5, MP1, MP2) comprend un commutateur de plus que l'élément résistif comporte de résistances (Rp1, Rp2, Rp3, Rp4), un (MN5) des commutateurs reliant une (12) desdites bornes d'entrée-sortie à une (14) desdites bornes de programmation.

3. Elément résistif selon la revendication 2, caractérisé en ce que lesdits commutateurs (MN1, MN3, MN5, MP1, MP2) sont constitués de transistors MOS avec un nombre de transistors à canal N supérieur d'un par rapport au nombre de transistors à canal P.

4. Elément résistif selon la revendication 1 caractérisé en ce que ledit ensemble de commutateurs comprend autant de commutateurs que l'élément résistif comporte de résistances, une desdites bornes d'entrée-sortie étant confondue avec une desdites bornes de programmation.

5. Elément résistif selon la revendication 4, caractérisé en ce que lesdits commutateurs sont constitués de transistors MOS répartis pour moitié entre des transistors à canal P et des transistors à canal N.

6. Elément résistif selon l'une quelconque des revendications 1 à 5, caractérisé en ce que chaque point (15, 16, 17) d'interconnexion entre deux résistances (Rp1, Rp2 ; Rp2, Rp3 ; Rp3, Rp4) est relié à une première borne d'un commutateur (MP2,

MN3, MP4) de l'ensemble dont la deuxième borne est connectée à une desdites bornes de programmation (13, 14).

7. Elément résistif selon l'une quelconque des revendications 1 à 6, caractérisé en ce que chacune des résistances  
5 (Rp1, Rp2, Rp3, Rp4) a une valeur nominale identique.

8. Elément résistif selon l'une quelconque des revendications 1 à 7, caractérisé en ce que ladite programmation s'effectue en imposant dans chacune des résistances (Rp1, Rp2, Rp3, Rp4), un courant de contrainte supérieur à un courant pour  
10 lequel la valeur de cette résistance présente un maximum.

9. Elément résistif selon la revendication 8, caractérisé en ce que ledit courant de contrainte est situé au-delà d'une plage de courants de fonctionnement de l'élément résistif lorsque les résistances (Rp1, Rp2, Rp3, Rp4) sont en série.

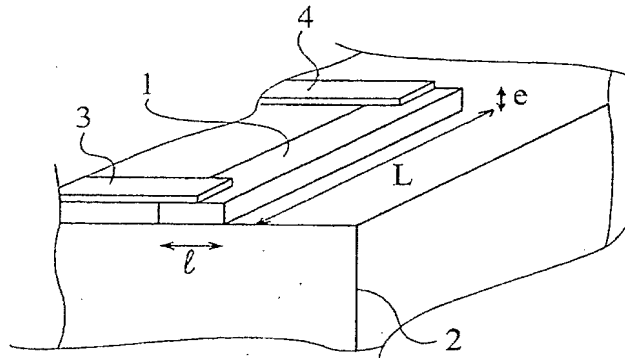


Fig 1

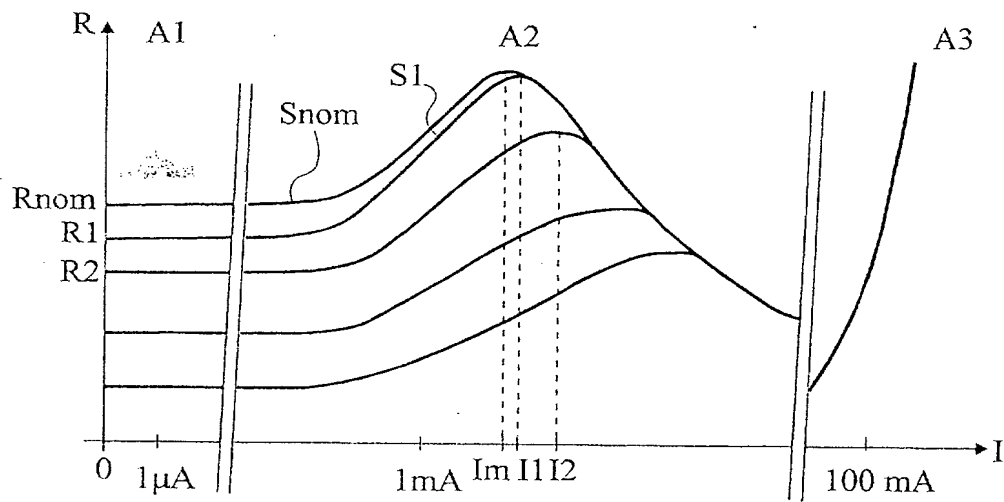


Fig 2

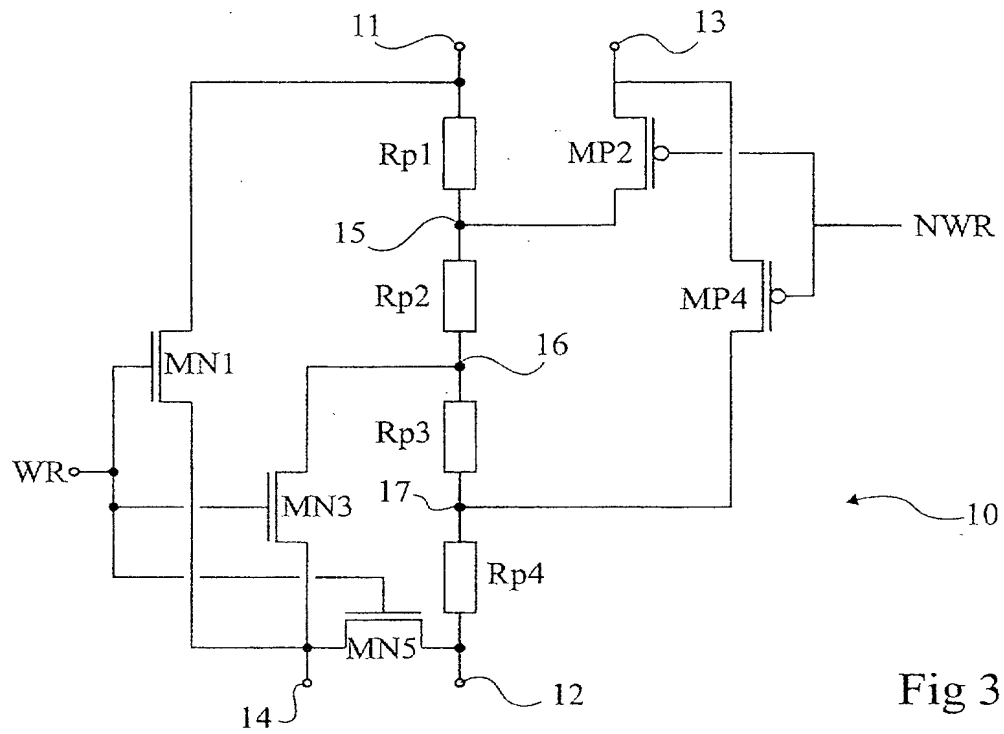


Fig 3

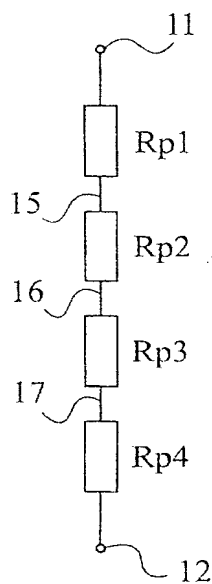


Fig 4A

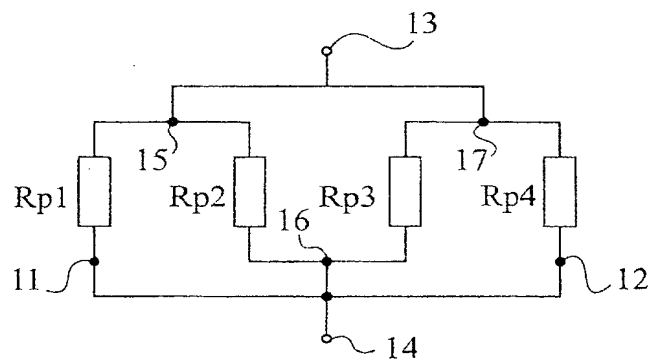


Fig 4B

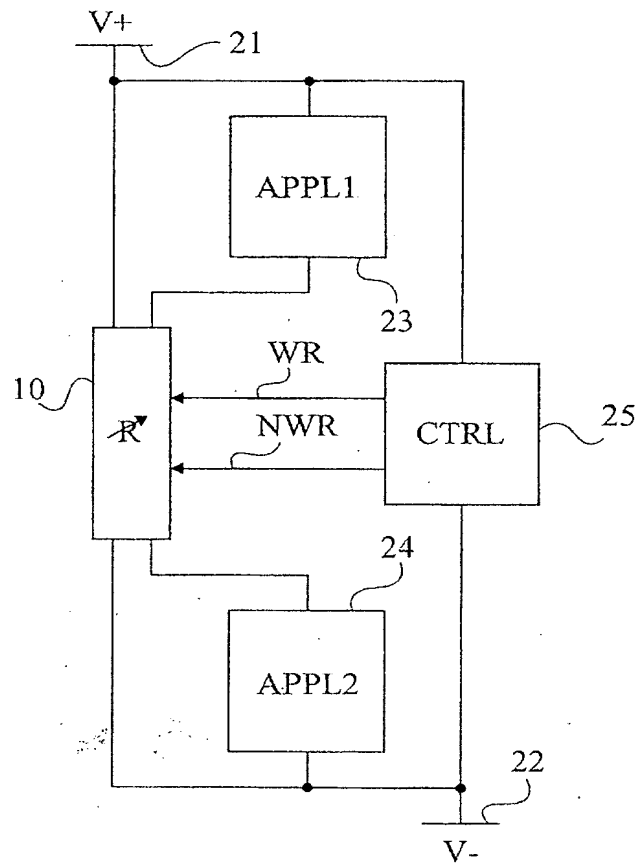


Fig 5



DÉPARTEMENT DES BREVETS

26 bis, rue de Saint Pétersbourg

75800 Paris Cedex 08

Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

**BREVET D'INVENTION,  
CERTIFICAT D'UTILITÉ**

Code de la propriété intellectuelle-Livre VI



DÉSIGNATION D'INVENTEUR(S) PAGE N°1/ 1

(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

Vos références pour ce dossier (facultatif)		B5758	
N° D'ENREGISTREMENT NATIONAL		0213690	
TITRE DE L'INVENTION (200 caractères ou espaces maximum)			
ÉLÉMENT RÉSISTIF EN SILICIUM POLYCRISTALLIN COMMANDABLE EN DIMINUTION IRRÉVERSIBLE DE SA VALEUR			
LE(S) DEMANDEUR(S) :			
STMicroelectronics SA			
DESIGNE (NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite "Page N°1/1" S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Prénoms & Nom		Michel <u>Bardouillet</u>	
ADRESSE	Rue	Quartier Fontjuane	
	Code postal et ville	13790	ROUSSET, FRANCE
Société d'appartenance (facultatif)			
Prénoms & Nom		Alexandre <u>Malherbe</u>	
ADRESSE	Rue	Lotissement Cabassude, Bâtiment 25 Avenue Grisoie	
	Code postal et ville	13530	TRETS, FRANCE
Société d'appartenance (facultatif)			
Prénoms & Nom			
ADRESSE	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
DATE ET SIGNATURE (S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire)			
Michel de Beaumont Mandataire n° 92-1016 Le 31 octobre 2002			